



PLANO DE APRENDIZAGEM

1. DADOS DE IDENTIFICAÇÃO:			
Curso: Bacharelado em Sistemas de Informação			
Disciplina: Arquitetura e Organização de Computadores			Código: SIF06
Professor: Luciano Torres Marques		E-mail: luciano.marques@fasete.edu.br	
CH Teórica: 80h	CH Prática: -	CH Total: 80h	Créditos: 04
Pré-requisito(s):			
Período: II		Ano: 2018.2	

2. COMPETÊNCIAS

Compreender fundamentos de Sistemas Digitais;
Indicar infraestruturas computacionais considerando adequação financeira e requisitos de desempenho;
Indicar necessidades de atualizações de componentes de hardware de infraestruturas computacionais pré-existentis;
Avaliar requisitos de hardware para a implantação de sistemas de informação;
Entender os fundamentos de Sistemas Digitais e Lógica Booleana utilizando Portas Lógicas;
Conhecer a estrutura interna de funcionamento de computadores;
Compreender especificações técnicas de hardware;
Identificar componentes de hardware e suas capacidades;
Comparar especificações de configurações de hardware.

3. EMENTA:

Introdução à Organização de Sistemas de Computação: Processadores, Memória e Entrada/Saída. Microarquitetura e Microprogramação. Tipos de Instruções. Endereçamento de Memória. Fluxo de Controle. Memória Virtual e Segmentação. Instruções de Entrada e Saída. Relocação e Carga de Programas. Ligação de Programas. Programação em Linguagem Assembly. Noções de Arquiteturas Avançadas.

4. OBJETIVO GERAL DA APRENDIZAGEM:

Fornecer aos alunos, através do estudo dos componentes de hardware, os conhecimentos básicos necessários para entender o funcionamento e operação dos computadores, capacitando-os no acompanhamento da evolução tecnológica na área de informática e programação de computadores.

5. CONTEÚDO PROGRAMÁTICO:

1. INTRODUÇÃO A ORGANIZAÇÃO ESTRUTURADA DE COMPUTADOR
 - a. Linguagens, níveis e máquinas virtuais;
 - b. Máquinas multiníveis contemporâneas;
 - c. Evolução de máquinas multiníveis.
2. EVOLUÇÃO DA ARQUITETURA DE COMPUTADORES
 - a. Computadores mecânicos;
 - b. Válvulas;
 - c. Transistores;
 - d. Circuitos integrados.



- 3. PORTAS E ALGEBRA BOOLEANA**
 - a. Portas;
 - b. Álgebra booleana;
 - c. Execução de funções booleanas;
 - d. Equivalência de circuito.
- 4. TIPOS DE COMPUTADORES**
 - a. Microcontroladores;
 - b. Computadores móveis e de jogos;
 - c. Computadores pessoais;
 - d. Servidores;
 - e. Mainframes.
- 5. FAMÍLIA DE COMPUTADORES**
 - a. Introdução à arquitetura x86;
 - b. Introdução à arquitetura ARM.
- 6. PROCESSADORES**
 - a. Unidade de Controle;
 - b. Unidade Lógica e Aritmética;
 - c. Registradores;
 - d. Memória;
 - e. Barramentos;
 - f. Ciclo de Busca, Decodificação e Execução;
 - g. Pipeline.
- 7. INSTRUÇÕES E LINGUAGEM DE MÁQUINA**
 - a. Conjunto de instruções;
 - b. Representação das instruções;
 - c. Tipos de instruções;
 - d. Tipos de operandos;
 - e. Tipos de operações.
- 8. MODOS DE ENDEREÇAMENTO**
 - a. Endereçamento imediato;
 - b. Endereçamento direto;
 - c. Endereçamento indireto;
 - d. Endereçamento por registrador.
- 9. MEMÓRIA PRIMÁRIA**
 - a. Bits;
 - b. Endereço de memória;
 - c. Código de correção de erro;
 - d. Memória cache.
- 10. MEMÓRIA SECUNDÁRIA**
 - a. Hierarquias de memória;
 - b. Discos magnéticos;
 - c. Discos IDE, SCSI e RAID;
 - d. Discos em estado sólidos;
 - e. CD, CD-R, CD-RW, DVD e Blu-ray.
- 11. ENTRADA/SAÍDA**
 - a. Barramentos;
 - b. Terminais;
 - c. Controladores de jogos;
 - d. Dispositivos de entrada/saída.



12. ARQUITETURAS PARALELAS E NÃO CONVENCIONAIS

- a. Multiprocessadores de memória compartilhada;
- b. Multicomputadores de troca de mensagens.

13. HARDWARE ARDUINO

14. CONFIGURANDO SEU AMBIENTE DE TRABALHO COM HARDWARE ARDUINO

15. IMPLEMENTANDO O PROJETO COM ARDUINO

6. METODOLOGIA DO TRABALHO:

- Aulas expositivas usando a metodologia de **Sala de Aula Invertida - (Flipped Classroom)**, provendo o acesso ao conteúdo antes da aula pelos alunos e o uso dos primeiros minutos em sala para esclarecimento de dúvidas, de modo a sanar equívocos antes dos conceitos serem aplicados nas atividades práticas. É uma estratégia que visa mudar os paradigmas do ensino presencial, alterando sua lógica de organização tradicional.
O principal objetivo dessa abordagem, em linhas gerais, é que o aluno tenha prévio acesso ao material do curso – impresso ou on-line – e possa discutir o conteúdo com o professor e os demais colegas. Nessa perspectiva, a sala de aula se transforma em um espaço dinâmico e interativo, permitindo a realização de atividades em grupo, estimulando debates e discussões, e enriquecendo o aprendizado do estudante a partir de diversos pontos de vista;
- Aulas participativas, a partir da resolução de problemas através da Metodologia Ativa **PBL - (Problem Based Learning)**;
- Aulas em laboratório, para a manipulação e visualização de componentes de hardware;
- Utilização de simuladores Arduino no qual são inseridas atividades a serem resolvidas pelo aluno, para complementar ou reforçar o conteúdo visto em sala.

7. SISTEMA DE AVALIAÇÃO:

AVALIAÇÃO:

- **1ª Etapa:**
 - **Nota 1** - Resolução de 4 (quatro) Atividades no valor de **2,5** pontos, totalizando **10** (dez) pontos.
 - **Nota 2** - Prova escrita e individual com valor máximo de **10** (dez) pontos.
 - **Média desta 1ª etapa:** Será igual à média aritmética dos pontos obtidos nas atividades e na prova escrita. $MI = (Nota1 + Nota2) / 2$.
- **2ª Etapa:**
 - **Nota 1** - Aprendizagem Baseada em Problemas – **10** (dez) pontos. (Projeto Integrador com Arduino) – Introdução a Tecnologia Web / Linguagem de Programação I e Arquitetura e Organização de Computador.
 - **Nota 2** - Prova escrita e individual com valor máximo de **10** (dez) pontos.
 - **Média desta 1ª etapa:** Será igual à média aritmética dos pontos obtidos nas atividades e na prova escrita. $MI = (Nota1 + Nota2) / 2$.
- **NOTA SEMESTRAL:**
 - Obs.: A Nota Semestral poderá ser calculada por meio da seguinte fórmula.
NOTA ETAPA 1 + NOTA ETAPA 2 / 2 = NOTA SEMESTRAL.
- **SEGUNDA CHAMADA:**
 - O aluno somente terá direito a fazer segunda chamada das AVALIAÇÕES



ESCRITAS referentes a 1ª ETAPA e 2ª ETAPA. Para as demais atividades o aluno que não participar ou deixar de entregar alguma dessas tarefas ficará com nota igual a ZERO na respectiva tarefa.

- O assunto da prova de segunda chamada é ACUMULATIVO.

8. ATENDIMENTO EXTRA CLASSE:

Diariamente, através do endereço eletrônico: luciano.marques@fasete.edu.br
Semanalmente, mediante agendamento.

9. BIBLIOGRAFIA BÁSICA:

CARTER, Nicholas. **Arquitetura de Computadores**. Rio de Janeiro: Bookman, 2003.

PATTERSON, David A., HENNESSY, J. L. **Organização e Projeto de Computadores: a interface Hardware/ Software**. Campus, 2005.

TANENBAUM, Andrews. **Organização Estruturada de Computadores**. Rio de Janeiro: PHB, 1998.

WEBER, Raul Fernando. **Fundamentos de arquitetura de computadores**. Porto Alegre: Sagra-Luzzatto, 2004.

WEBER, Raul Fernando. **Arquitetura de Computadores Pessoais**. Porto Alegre: Sagra-Luzzatto, 2001.

10. BIBLIOGRAFIA COMPLEMENTAR:

BEZERRA, Ijaildo Darlan. **Hardware**. 1º fascículo. Goiânia: Terra, 2000.

BEZERRA, Ijaildo Darlan. **Hardware**. 2º fascículo. Goiânia: Terra, 2000.

ROSE, César A. F. de; NAVAUUX, Philippe O. A. **Arquiteturas paralelas**. Porto Alegre: Sagra-Luzzatto, 2003.

TORRES, Gabriel. **Hardware: Curso completo**. Rio de Janeiro: Axcel Books, 1999.

ZELENOVSKY, Ricardo e MENDONÇA, Alexandre. **PC: Um guia prático de Hardware e Interfaceamento**. Rio de Janeiro: Interciência, 1996.

OBS: A Bibliografia Complementar pode ser editada

11. LEITURA COMPLEMENTAR:

STALLINGS, William. **Arquitetura e Organização de Computadores**. 8ª. ed. São Paulo: Pearson, 2010.

12. CRONOGRAMA DE ATIVIDADES:

26/07 - Aula 1 - Apresentação da Ementa da disciplina e as avaliações

26/07 - Aula 2 - Introdução: Organização Estruturada de Computador

26/07 - Aula 3 - Marco da Arquitetura de Computadores

26/07 - Aula 4 - Família de Computadores / Unidades Métricas

02/08 - Aula 5 - Processadores

02/08 - Aula 6 - Memória Primária

02/08 - Aula 7 - Memória Secundária

02/08 - Aula 8 - Entrada e Saída



- 09/08 - Aula 9 - Portas e Álgebras Booleanas
- 09/08 - Aula 10 - Circuitos Lógicos Digitais Básicos
- 09/08 - Aula 11 - Memória
- 09/08 - Aula 12 - Chips de CPU e Barramentos
- 16/08 - Aula 13 - Entrega da 1ª Atividade
- 16/08 - Aula 14 - Interface
- 16/08 - Aula 15 - Exemplo de Microarquitetura
- 16/08 - Aula 16 - Exemplo de ISA: IJVM e de Implementação
- 23/08 - Aula 17 - Projeto do Nível de Microarquitetura
- 23/08 - Aula 18 - Memória de Desempenho
- 23/08 - Aula 19 - Exemplos do Nível de Arquitetura
- 23/08 - Aula 20 - Comparação entre I7, OMAP4430 e ATmega168
- 30/08 - Aula 21 - Visão Geral do Nível ISA
- 30/08 - Aula 22 - Entrega da 2ª Atividade
- 30/08 - Aula 23 - Formatos de Instrução
- 30/08 - Aula 24 - Endereçamento
- 06/09 - Aula 25 - Tipos de Instrução
- 06/09 - Aula 26 - Fluxo de Controle
- 06/09 - Aula 27 - Entrega da 3ª Atividade
- 06/09 - Aula 28 - A Arquitetura IA-64 e o ITANIUM 2
- 13/09 - Aula 29 - Sistemas Operacional: Memória Virtual
- 13/09 - Aula 30 - Virtualização do Hardware
- 13/09 - Aula 31 - Instruções de Entrada e Saída de Nível OSM
- 13/09 - Aula 32 - Entrega da 4ª Atividade
- 20/09 - Aula 33 - Exemplos de Sistemas Operacionais
- 20/09 - Aula 34 - AVALIAÇÃO DA 1ª ETAPA
- 20/09 - Aula 35 - AVALIAÇÃO DA 1ª ETAPA
- 20/09 - Aula 36 - Introdução à Linguagem de Montagem
- 27/09 - Aula 37 - Introdução à Linguagem de Montagem
- 27/09 - Aula 38 - Ligação e Carregamento
- 27/09 - Aula 39 - Paralelismo no CHIP
- 27/09 - Aula 40 - Coprocessadores
- 11/10 - Aula 41 - Multiprocessadores de Memória Compartilhada
- 11/10 - Aula 42 - Multicomputadores de Troca de Mensagens
- 11/10 - Aula 43 - Computação em Grade
- 11/10 - Aula 44 - Breve história do Arduino
- 18/10 - Aula 45 - Hardware Arduino
- 18/10 - Aula 46 - Arduino Uno
- 18/10 - Aula 47 - Arduino Duemilanove
- 18/10 - Aula 48 - Arduino Mega
- 20/10 - Aula 49 - Outras placas Arduino
- 20/10 - Aula 50 - Obtendo um Arduino
- 20/10 - Aula 51 - Configurando seu ambiente de trabalho
- 20/10 - Aula 52 - Software para Arduino
- 25/10 - Aula 53 - Configuração básica de hardware
- 25/10 - Aula 54 - Configuração básica de hardware
- 25/10 - Aula 55 e 56 - Planejamento do Projeto e Divisão das Equipes
- 01/11 - Aula 57 e 58 - Desenvolvendo um projeto em Arduino
- 01/11 a 06/12 - Aula 59 a 78 - Acompanhamento das Equipes do projeto em Arduino



FASETE
FACULDADE SETE DE SETEMBRO
PAULO AFONSO - BA

ORGANIZAÇÃO SETE DE SETEMBRO DE CULTURA E ENSINO LTDA
Redeenciada pela Portaria / MEC n.º 881/2016 - D.O.U. 15/08/2016
CNPJ: 03.866.544/0001-29 e Inscrição Municipal n.º 005.312-3

06/12 - Aula 79 e 80 - AVALIAÇÃO DA 2ª ETAPA

13. INFORMAÇÕES COMPLEMENTARES:

OBS: As datas das avaliações poderão sofrer alterações de acordo com o disciplinado pela secretaria acadêmica da FASETE.



FASETE
FACULDADE SETE DE SETEMBRO
PAULO AFONSO - BA

ORGANIZAÇÃO SETE DE SETEMBRO DE CULTURA E ENSINO LTDA

Redeenciada pela Portaria / MEC n.º 881/2016 - D.O.U. 15/08/2016

CNPJ: 03.866.544/0001-29 e Inscrição Municipal n.º 005.312-3